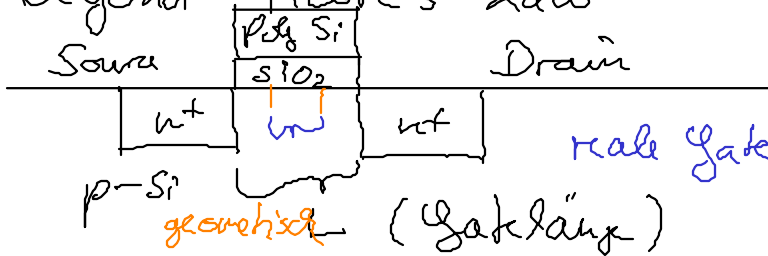


# Lithografische Herstellung von Nanostrukturen

## 1. Herstellungsverfahren

- ITRS (Gegeben)
- Technologie Roadmap: - 65nm, 45nm (versandte Wegpunkte L)  
- Faktorisiert um  $\sqrt{2}$

• Beyond Moore's Law



reale Gatelänge durch Raumladungseffekte

- extreme ultraviolet (EUV)
- Durchlaufzeit eines Wafers ca. 2-3 Monate
- Strukturen werden kleiner, Wafers größer ( $\Rightarrow$  hauptsächlich nicht ökonomisch)  
 $\Rightarrow$  Reduzierung führt zu Quanteneffekten
- Quanteneffekte
- Q-bit-Strukturen  
 $\Rightarrow$  Anwendung der Quanteneffekte (siehe Möglichkeiten Bauelemente)

## Standard Approach: CAD-System

- GDSII  $\hat{=}$  ein häufiges Format
- deep UV (DUV)
- extreme UV (EUV)

• Nanoelektronik ist praktisch

## 2. Photolithography

- resist = Lack

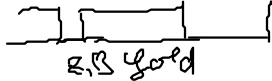
- Wie beim Photoentwickler

Masken herstellen: positiv oder negativ

(Plat)Lack auftragen: negativ oder positiv Lack

- Nachteile von negativ Lack: (belichte neg. Maske)

Resist (Draht)   ← Maske (Chrom)



- Reinräuere mit ungefiltertem Licht " um Lack nicht zu belichten

- Schnitt wäre beliebig  $\Rightarrow$  sehr genau aber teuer, da Zeitsintensiv und Stepper teuer Technik